

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Atsunori KAJIKI, et al.

Application No.:

Group Art Unit:

Filed: October 17, 2003

Examiner:

For: METHOD OF MOUNTING ELECTRONIC PARTS ON WIRING BOARD

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2002-314275

Filed: October 29, 2002

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: October 17, 2003

By: 

H. J. Staas
Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

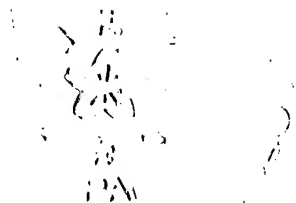
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 2 9 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 1 4 2 7 5
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 1 4 2 7 5]

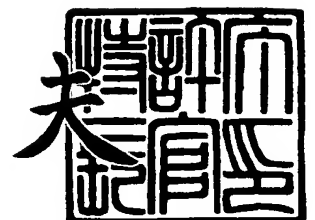
出 願 人 新 光 電 気 工 業 株 式 有 限 公 司
Applicant(s):



2 0 0 3 年 8 月 2 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 P0260332

【提出日】 平成14年10月29日

【あて先】 特許庁長官 殿

【国際特許分類】 H05K 3/24

【発明の名称】 配線基板への電子部品搭載方法

【請求項の数】 1

【発明者】

【住所又は居所】 長野県長野市大字栗田字舎利田 7 1 1 番地 新光電気工業株式会社内

【氏名】 加治木 篤典

【特許出願人】

【識別番号】 000190688

【氏名又は名称】 新光電気工業株式会社

【代理人】

【識別番号】 100077621

【弁理士】

【氏名又は名称】 綿貫 隆夫

【選任した代理人】

【識別番号】 100092819

【弁理士】

【氏名又は名称】 堀米 和春

【手数料の表示】

【予納台帳番号】 006725

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9702296

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 配線基板への電子部品搭載方法

【特許請求の範囲】

【請求項 1】 基板上の接続用パッドにはんだ薄層を介してベアチップをフリップチップ接続すると共に、基板上の搭載用パッドにはんだ薄層を介して他のはんだ付け部品をはんだ付けする配線基板への電子部品搭載方法において、

前記接続用パッドおよび前記搭載用パッドに接着剤樹脂層を形成する工程と、
はんだ粒子を散布して、前記接着剤樹脂層により前記接続用パッドおよび前記搭載用パッド上にはんだ粒子を仮接着する工程と、

前記搭載用パッド上に前記はんだ付け部品を載置すると共に前記はんだ粒子をリフローして、前記接続用パッド上にはんだ薄層をプリコーティングし、前記搭載用パッド上にはんだを介して前記はんだ付け部品を搭載するリフロー工程と、

前記接続用パッドのはんだ薄層上にベアチップを位置決めして載置し、該ベアチップをフリップチップ接続するフリップチップ接続工程とを含むことを特徴とする配線基板への電子部品搭載方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は配線基板への電子部品搭載方法に関する。

【0002】

【従来の技術】

配線基板上にベアチップをフリップチップ接続し、ベアチップ以外の IC 装置（半導体チップをパッケージに収容したもの）、抵抗、コンデンサ等の電子部品をはんだ付けして搭載する場合には、従来次のような方法によっていた。

【0003】

まず、ベアチップ接続用の接続用パッド上にはんだ薄層をプリコーティングする。この接続用パッドは、例えば 1 つが $40\ \mu\text{m}$ 角程度のきわめて小さなものであり、これらが、 $100\ \mu\text{m}$ ピッチ程度のきわめて微細なピッチで所要パターンに形成されている。このような微細なパッドパターン上には、通常のはんだペー

ストを塗布する方法ではんだ薄層を形成することができない。

【0004】

そこで、このような微細なパッドパターン上にはんだ薄層をプリコーティングする方法として、スーパージャフィット法と呼ばれる方法が開発されている（例えば、特許文献1参照）。

この方法は、接続用パッド上に所要材料からなる接着剤樹脂層を形成し、次いではんだ粒子を散布して、接着剤樹脂層により接続用パッド上にはんだ粒子を仮接着し、次いでリフローしてはんだ薄層をプリコーティングするのである。粒径の小さなはんだ粒子を用いることによって、上記のような微細なパッドパターン上にもはんだ薄層を形成することができる。

【0005】

上記のように、接続用パッド上にはんだ薄層をプリコーティングした後、はんだ付け部品（フリップチップ接続するベアチップ以外の他の電子部品）を搭載する搭載用パッド上には、常法によりスクリーン印刷により、フラックスの混入したはんだペーストを塗布し、はんだ付け部品を載置した後、リフロー用炉で加熱してペースト中のはんだ粒子をリフローしてはんだ付け部品をはんだ付けする。

【0006】

はんだペースト中のはんだ粒子は例えば錫-鉛の共晶はんだからなり、融点の低いものが用いられる。一方、接続用パッド上に散布されるはんだ粒子は、例えば錫-銀合金からなり、ペースト中のはんだ粒子よりも融点の高いはんだが用いられる。

次いで、洗浄してフラックスが除去されて後、上記はんだ薄層がプリコーティングされた接続用パッド上にベアチップを位置決めして載置し、専用のフリップチップボンダーにより加熱してベアチップをフリップチップ接続するのである。

【0007】

【特許文献1】

特許第2592757号明細書

【0008】

【発明が解決しようとする課題】

しかるに上記電子部品搭載方法には次のような課題がある。

すなわち、搭載用パッドに塗布したはんだペーストにはフラックスや他の樹脂成分が含まれ、これらがリフロー炉中で加熱されると一部ガス化し、これら不純物が先に形成した接続用パッド上のはんだ薄層（プリコーティング層）に付着して膜を形成してしまうという課題がある。

したがって、これらの不純物膜を除去する洗浄工程が必要で厄介であるばかりでなく、工数および設備が増加すると共に、超微細部の洗浄を可能とする特殊な洗浄剤、置換剤等の薬品と特殊な設備が必要となりコスト上昇の要因となる。

また、残渣の洗浄時のアタックによる有機基板の場合の基板ダメージ等が発生する確率も高くなり、洗浄の実施は基板の信頼性の点からも好ましくない結果を招く。

【0009】

そこで本発明は上記課題を解決すべくなされたものであり、その目的とするところは、工数の削減、プロセスタイムの短縮化ができ、コストの低減が図れる配線基板への電子部品の搭載方法を提供するにある。

【0010】

【課題を解決するための手段】

本発明は上記課題を解決するために次の構成を有する。

すなわち、本発明に係る配線基板への電子部品の搭載方法は、基板上の接続用パッドにはんだ薄層を介してベアチップをフリップチップ接続すると共に、基板上の搭載用パッドにはんだ薄層を介して他のはんだ付け部品をはんだ付けする配線基板への電子部品搭載方法において、前記接続用パッドおよび前記搭載用パッドに接着剤樹脂層を形成する工程と、はんだ粒子を散布して、前記接着剤樹脂層により前記接続用パッドおよび前記搭載用パッド上にはんだ粒子を仮接着する工程と、前記搭載用パッド上に前記はんだ付け部品を載置すると共に前記はんだ粒子をリフローして、前記接続用パッド上にはんだ薄層をプリコーティングし、前記搭載用パッド上にはんだ介して前記はんだ付け部品を搭載するリフロー工程と、前記接続用パッドのはんだ薄層上にベアチップを位置決めして載置し、該ベアチップをフリップチップ接続するフリップチップ接続工程とを含むことを特徴と

する。

【0011】

【発明の実施の形態】

以下、本発明の好適な実施の形態を添付図面に基づいて詳細に説明する。

図1は配線基板10を模式的に示す説明図である。配線基板10は多層をなし、その電子部品を搭載する基板12の表層には、ベアチップを搭載する接続用パッド14、IC装置、抵抗、コンデンサ等のはんだ付け部品を搭載する搭載用パッド16が露出して形成されている。

【0012】

本発明では、この接続用パッド14および搭載用パッド16上にスーパージャフィット法等により一括してはんだ薄層を形成するのである。

すなわち、上記特許文献1等にも示される粘着性付与化合物の溶液に基板12を浸漬処理、または基板12に該粘着性付与化合物の溶液を塗布することにより、金属露出部である、接続用パッド14および搭載用パッド16上に接着剤樹脂層を形成することができる。

【0013】

次いで、図2に示すように、錫—銀合金等からなる小径のはんだ粒子20を散布して、上記接着剤樹脂層18により接続用パッド14および搭載用パッド16上にはんだ粒子20を仮接着する。

次に、搭載用パッド16上にはんだ付け部品22を載置し、加熱炉（図示せず）内に収容して加熱し、はんだ粒子20をリフローして、接続用パッド14上にはんだ薄層24をプリコーティングし、搭載用パッド16上に溶融したはんだ介してはんだ付け部品22を搭載する（図3）。

【0014】

次いで、図4に示すように、接続用パッド14のはんだ薄層24上にベアチップ26を位置決めして載置し、該ベアチップ26を専用のチップボンダー（図示せず）により加熱して、ベアチップ26を接続用パッド14上にフリップチップ接続することによって、各種電子部品を混在させて基板12上に搭載した配線基板10を得ることができる。

上記工程によれば、はんだフラックスを用いていないので、はんだフラックス除去のための洗浄処理が不用となる。

また、接着用パッド 1 4 上へのはんだ薄層 2 4 のプリコーティング工程とはんだ付け部品を搭載するリフロー工程とが同一工程で行え、工数の削減、プロセスタイムの短縮化、したがってコストの低減化が図れることになる。

【0 0 1 5】

なお、はんだ薄層のプリコーティングは、上記スーパージャフィット法に代えて、スーパーソルダー法を採用することもできる。

【0 0 1 6】

【発明の効果】

以上のように、本発明によれば、フリップチップ接続用の接続用パッドにはんだ薄層をプリコーティングする工程において、同時にはんだ付け部品の搭載を完了させることができ、はんだ付け部品搭載のための固有の工程を削減でき、工数の削減ができる。

また、はんだフラックスを用いないので、フラックス洗浄工程を省くことができる。

さらに、はんだ薄層のプリコーティング工程とフリップチップ接続工程間の、加熱炉内ではんだ付け部品の搭載工程を省くことができるので、プリコーティングしたはんだ薄層上への他物質の付着、混入を最小限に止めることが可能となる。

また、工数の削減により、基板に掛かる熱履歴等も減少し、信頼性向上に大きく寄与する。

【図面の簡単な説明】

【図 1】

配線基板の説明図である。

【図 2】

はんだ粒子を仮接着した状態の説明図である。

【図 3】

はんだ薄層をプリコーティングし、同時にはんだ付け部品を搭載した状態を示

す説明図である。

【図 4】

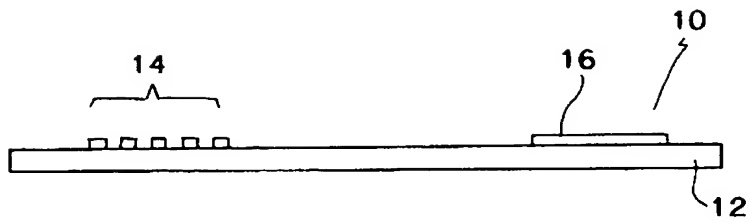
ベアチップをフリップチップ接続した状態を示す説明図である。

【符号の説明】

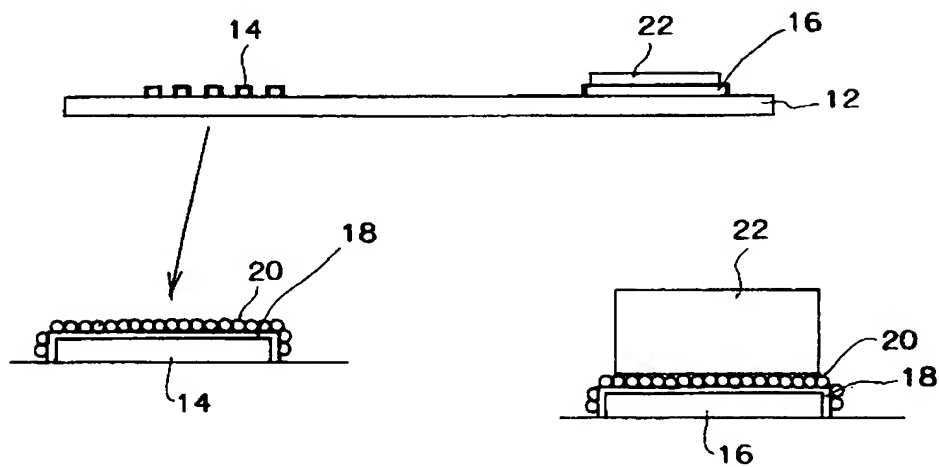
- 1 0 配線基板
- 1 2 基板
- 1 4 接続用パッド
- 1 6 搭載用パッド
- 1 8 接着剤樹脂層
- 2 0 はんだ粒子
- 2 2 はんだ付け部品
- 2 4 はんだ薄層
- 2 6 ベアチップ

【書類名】 図面

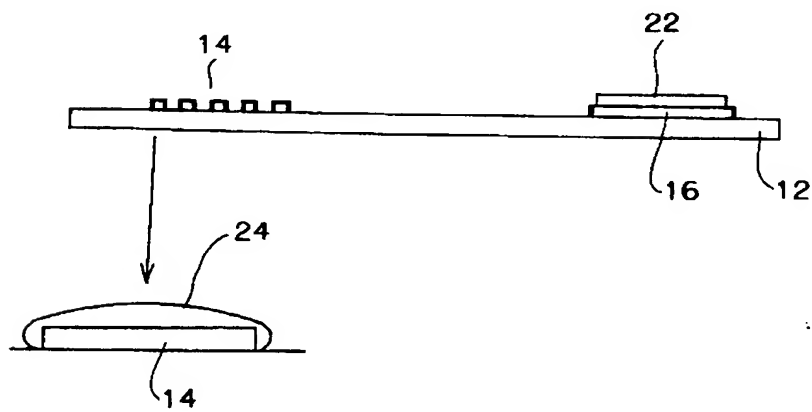
【図 1】



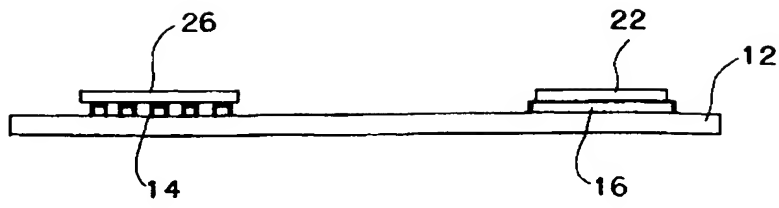
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 工数の削減、プロセスタイムの短縮化ができ、コストの低減が図れる配線基板への電子部品の搭載方法を提供する。

【解決手段】 接続用パッド 14 および搭載用パッド 16 に接着剤樹脂層 18 を形成する工程と、はんだ粒子 20 を散布して、接着剤樹脂層 18 により接続用パッド 14 および搭載用パッド 16 上にはんだ粒子 20 を仮接着する工程と、搭載用パッド 16 上にはんだ付け部品 22 を載置すると共にはんだ粒子 20 をリフローして、接続用パッド 14 上にはんだ薄層 24 をプリコーティングし、搭載用パッド 16 上にはんだを介してはんだ付け部品 22 を搭載するリフロー工程と、接続用パッド 14 のはんだ薄層 24 上にベアチップ 26 を位置決めして載置し、該ベアチップ 26 をフリップチップ接続するフリップチップ接続工程とを含むことを特徴とする。

【選択図】 図 2

特願 2 0 0 2 - 3 1 4 2 7 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 9 0 6 8 8]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

長野県長野市大字栗田字舎利田 7 1 1 番地

氏 名

新光電気工業株式会社